

ANODIZED MATERIAL AND ANODIZING METHOD

Publication number: JP7258893 (A)

Publication date: 1995-10-09

Inventor(s): KONUMA TOSHIMITSU; SUGAWARA AKIRA; UEHARA YUKIKO +

Applicant(s): SEMICONDUCTOR ENERGY LAB +

Classification:

- international: C25D11/02; C25D11/04; H01L21/28; H01L21/316; H01L21/3205; H01L21/321; H01L21/336; H01L21/768; H01L23/52; H01L23/522; H01L29/78; H01L29/786; C25D11/02; C25D11/04; H01L21/02; H01L21/70; H01L23/52; H01L29/66; (IPC1-7): C25D11/04; H01L21/316; H01L21/3205; H01L21/768; H01L29/786

- European: C25D11/02; H01L21/28E2B5; H01L21/321; H01L21/336D2C; H01L21/768B

Application number: JP19940074024 19940317

Priority number(s): JP19940074024 19940317

Also published as:



JP3335757 (B2)



US5595638 (A)

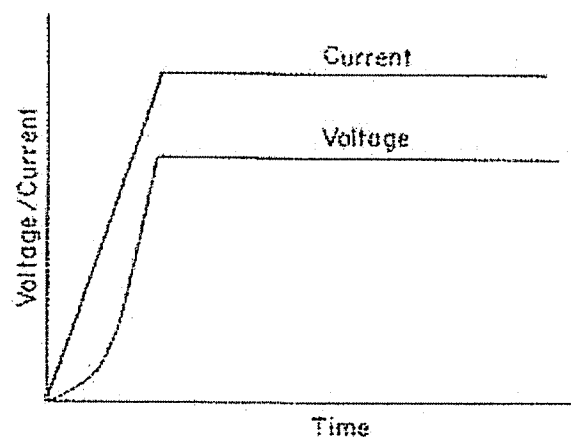
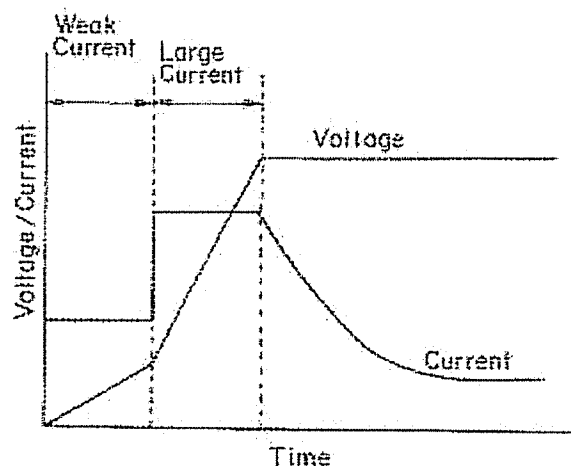


KR100275844 (B1)

Abstract of JP 7258893 (A)

PURPOSE: To form an oxide film excellent in characteristic in a short time at the time of forming the anodic oxide film on the surface of a metallic electrode, etc., in a semiconductor device by energizing between the metallic electrode as an anode and a cathode under specified conditions.

CONSTITUTION: Al₂O₃ film having a large insulation resistance is formed by anodization on the surface of an electrode, etc., to prevent the leak or short circuit between the electrodes or wirings of semiconductor of a conductive metal such as Al. A semiconductor is dipped in an anodizing soln. prepared by dissolving 3-10% tartaric acid in ethylene glycol and neutralizing the soln. to about pH7 with aq. NH₃, and energizing between the Al electrode as an anode and a platinum cathode to form an insulating film of Al₂O₃ on the surface of the Al anode.; In this case, the current value is continuously or stepwise increased until the voltage between the anode and cathode reaches a specified value, and then the voltage is kept at that value. The anodic oxide film on the Al electrode surface is formed with an inner layer having a high content of C as the impurity and a low content of Al₂O₃ and an outer layer having a low content of C and a high content of Al₂O₃, and an oxide film low in OFF-state current and excellent in insulating property is formed.



Family list

4 application(s) for: **JP7258893**

Sorting criteria: Priority Date Inventor Applicant Ecla

1 ANODIZED MATERIAL AND ANODIZING METHOD

Inventor: KONUMA TOSHIMITSU ; SUGAWARA AKIRA (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB

EC: C25D11/02; H01L21/28E2B5; (+3)

IPC: C25D11/02; C25D11/04; H01L21/28; (+20)

Publication JP7258893 (A) - 1995-10-09
info: JP3335757 (B2) - 2002-10-21

Priority Date: 1994-03-17

2 MANUFACTURING A SEMICONDUCTOR DEVICE UTILIZING AN ANODIC OXIDATION

Inventor: GONUMA DOSIMIZU [JP] ; SGAWARA AKIRA [JP] (+1) **Applicant:** SEMICONDUCTOR ENERGY LAB KK [JP]

EC: C25D11/02; H01L21/28E2B5; (+3)

IPC: C25D11/02; C25D11/04; H01L21/28; (+16)

Publication KR100275844 (B1) - 2000-12-15
info:

Priority Date: 1994-03-17

3 Method for manufacturing a semiconductor device utilizing an anodic oxidation

Inventor: KONUMA TOSHIMITSU [JP] ; SUGAWARA AKIRA [JP] (+1)

Applicant: SEMICONDUCTOR ENERGY LAB [JP]

EC: C25D11/02; H01L21/28E2B5; (+3)

IPC: C25D11/02; C25D11/04; H01L21/28; (+19)

Publication US5595638 (A) - 1997-01-21
info:

Priority Date: 1994-03-17

4 Method for manufacturing a semiconductor device utilizing an anodic oxidation

Inventor: KONUMA TOSHIMITSU [JP] ; SUGAWARA AKIRA [JP] (+1)

Applicant: SEMICONDUCTOR ENERGY LAB [JP]

EC: C25D11/02; H01L21/28E2B5; (+3)

IPC: C25D11/02; H01L21/28; H01L21/321; (+8)

Publication US5736434 (A) - 1998-04-07
info:

Priority Date: 1994-03-17

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-258893

(43) 公開日 平成7年(1995)10月9日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
C 2 5 D 11/04	1 0 1 A			
H 0 1 L 21/316	T			
21/3205				
		H 0 1 L 21/ 88	B	
			M	
審査請求 未請求 請求項の数 5 F D (全 12 頁) 最終頁に続く				

(21) 出願番号 特願平6-74024

(22) 出願日 平成6年(1994)3月17日

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 小沼 利光

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 菅原 彰

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 上原 由起子

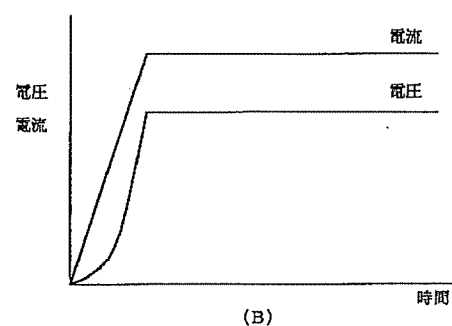
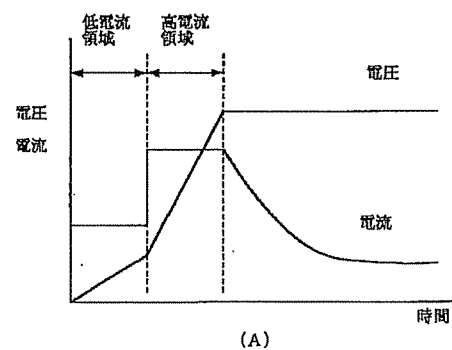
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 陽極酸化物及び陽極酸化方法

(57) 【要約】

【目的】 陽極酸化物中の不純物を除去し、膜質の改善を図る。また、薄膜トランジスタの off 電流を低下する。陽極酸化工程の高速化を図る。

【構成】 金属薄膜と陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を増加させる工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を維持する工程とを有する。



【特許請求の範囲】

【請求項 1】金属を陽極酸化して形成された陽極酸化物であって、

該陽極酸化物は、表面側の層と、内部側の層とを有し、前記表面側の層は、前記内部側の層より炭素原子の含有量が少なく、

且つ前記内部側の層は、前記表面側の層より前記金属と前記金属の陽極酸化物との混合物の含有量が少ないことを特徴とする陽極酸化物。

【請求項 2】基板上の金属薄膜が、陽極酸化液を介して陰極電極と電気的に接続され、前記金属薄膜を陽極として、前記金属薄膜と前記陰極電極との間に直流電流を流す際に、

前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を連続的に増加させる工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を維持する工程とを有することを特徴とする陽極酸化方法。

【請求項 3】基板上の金属薄膜が、陽極酸化液を介して陰極電極と電気的に接続され、前記金属薄膜を陽極として、前記金属薄膜と前記陰極電極との間に直流電流を流す際に、

前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を段階的に増加させる工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を維持する工程とを有することを特徴とする陽極酸化方法。

【請求項 4】請求項 1 および請求項 2 において、電流値を一定速度で増加することを特徴とする陽極酸化方法。

【請求項 5】基板上の金属薄膜が、陽極酸化液を介して陰極電極と電気的に接続され、前記金属薄膜を陽極として、前記金属薄膜と前記陰極電極との間に直流電流を流す際に、

前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を一定に維持する工程と、

前記電圧が前記特定の電圧値に到達した後に、前記電圧値を一定速度で増加する工程とを有することを特徴とする陽極酸化方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、陽極酸化方法、特に半導体装置における電極、配線の陽極酸化方法に関する。

【0002】

【従来の技術】従来、半導体装置の電極、配線等を構成する金属間を絶縁する方法として、金属表面に陽極酸化工程によって高抵抗を有する陽極酸化物を形成し、各構成物間のリークやショートとの発生を防止する方法が多

く取られていた。陽極酸化物は、使用する電解液により性質が異なり、特に、中性電解液を陽極酸化液として用いた場合、バリア型と呼ばれる極めて緻密な組成を有し、ピンホールの発生も少ないため、電極、配線間の絶縁物として広く利用されていた。

【0003】従来の陽極酸化の方法はまず、基板上に形成されたアルミニウム、タンタル、チタン、シリコン等よりなる金属配線に対し、直流電源の陽極を接続し、白金等よりなる陰極電極を直流電極の陰極に接続し、金属配線および陰極電極を陽極酸化液中に浸し、両者間に直流電圧を印加して、陽極酸化が行なわれていた。

【0004】このとき、陽極・陰極間に流れる電流、電圧を次のように変化させるのが一般的であった。図 1 に示すように、従来は、まず任意の期間電流値が一定となるような（定電流状態）。すると、金属配線に陽極酸化膜が形成されはじめ、膜厚が厚くなるにしたがって、金属配線の抵抗値が高くなるため、電圧値が次第に増加する。次に、任意の電圧値に到達したところで、今度は電圧を一定となるように制御方法を切り換えると

（定電圧状態）、電流量が下がりはじめ、数～数十分間その電圧を維持し、その後陽極酸化工程を終了させていた。

【0005】すなわち、陽極酸化工程においては、形成される陽極酸化膜は高い抵抗を有する膜であるため、定電流状態にしておくと、その時の電圧値は形成されている陽極酸化膜の膜厚に比例するため、電圧値をみて膜厚を制御できる。ところが、定電流状態では膜厚は制御できるが、形成された酸化膜は膜厚、膜質の均質化が十分でなく、電極間にも相当の電流が流れる。

【0006】そこで、今度は電圧を一定にして酸化を進めていくことで、酸化膜の膜厚、膜質が十分に均質化され、次第に電流値が低下していき、最終的には定電流状態の終了時の電流値に比較して 10 分の 1 程度になる。このように良好な絶縁性を有する陽極酸化膜を得るために、定電流状態から定電圧状態に移行する構成を、従来はとっていた。

【0007】

【従来技術の問題点】ところが、このような方法により形成した陽極酸化膜を有する金属配線を、絶縁ゲート型の薄膜トランジスタのゲート電極として用いた場合、幾つかの問題が発生した。

（1）ゲート部の寄生電界

従来の方法により形成された薄膜トランジスタは、ゲート電極に電界が印加されなくとも、トランジスタ内部に電界が発生してしまう場合が多く見られ、この電界が寄生電界となって、off 電流低下を妨げていた。これは、BT 処理（Bias 電圧 / Thermal）による特性シフトの原因ともなっていた。

【0008】この現象を解明するため本発明者らは、上記現象はゲート部の陽極酸化物中の不純物により発生し

ているとの観点から、陽極酸化された金属配線の不純物の濃度の分析を行った。その結果、内部の金属と、金属表面上に形成された酸化膜との境目の領域に、金属と酸化物との混合状態を呈する部分があることがわかった。

【0009】その一例として、図2に従来の方法により作製された陽極酸化されたアルミニウム配線の組成をオージェ電子分光法(AES)により測定した結果を示す。また、図3には図2のグラフの縦軸を拡大したものを示す。図2及び図3において、縦軸は物質の存在強度、横軸は深さ方向へのスパッタの時間軸を示す。この陽極酸化アルミニウム膜は、定電流状態において電圧上昇速度を 1 V/min とし、 100 V に到達した時点で、定電圧状態に切替え、 100 V を30分保持して形成したものである。陽極酸化液には3~10%の酒石酸をエチレングリコールに溶かしたものを NH_3 水で中和したもの($\text{PH}\approx 7$)を用いた。

【0010】図3よりわかる通り、酸化アルミニウム(Al_2O_3)とアルミニウム(Al)は、特定の深さで明確に分かれているのではなく、外側層の酸化アルミニウムが殆どの領域、内側層の酸化アルミニウムとアルミニウムの混合領域、酸化されてないアルミニウムが殆どの領域と、3つの領域が存在する。

【0011】図3よりわかるもう一つの点は、酸化アルミニウムの領域においては、アルミニウムの領域と比較すると、ごく微量ではあるが炭素(C)の存在が確認された。すなわち、陽極酸化された酸化アルミニウムにおいては、陽極酸化液から取り込まれたと思われる炭素が含有されている。

【0012】この、酸化アルミニウム中のアルミニウムおよび炭素が、酸化アルミニウムにおける不純物として作用し、これらが正または負の寄生電荷となってゲート部に寄生電界を発生させていた。

【0013】(2)陽極酸化時間
他方、バリア型の陽極酸化物を形成するには、長い場合には120分以上と極めて長い時間を掛ける必要があり、より短時間で陽極酸化膜を形成する方法が望まれていた。

【0014】

【発明が解決しようとする課題】本発明は、陽極酸化物中の不純物を除去し、膜質の改善を図ることを目的とする。また、陽極酸化物が形成された薄膜トランジスタの寄生電界によるoff電流増加を防止することを目的とする。さらに、陽極酸化工程の高速化を図ることを目的とする。

【0015】

【課題を解決するための手段】上記問題を解決するために、本発明は、金属を陽極酸化して形成された陽極酸化物であって、該陽極酸化物は、表面側の層と、内部側の層とを有し、前記表面側の層は、前記内部側の層より炭素原子の含有量が少なく、且つ前記内部側の層は、前記

表面側の層より前記金属と前記金属の陽極酸化物との混合物の含有量が少ないことを特徴とする陽極酸化物である。

【0016】また、本発明は、前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を段階的に増加させる工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を維持する工程とを有することを特徴とする陽極酸化方法である。

【0017】また、本発明は、基板上的の金属薄膜が、陽極酸化液を介して陰極電極と電気的に接続され、前記金属薄膜を陽極として、前記金属薄膜と前記陰極電極との間に直流電流を流す際陽極酸化膜を設けた場合、従来のものと比較して、off電流を小さくすることができる。前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を連続的に増加させる工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を維持する工程とを有することを特徴とする陽極酸化方法である。

【0018】また、本発明は、基板上的の金属薄膜が、陽極酸化液を介して陰極電極と電気的に接続され、前記金属薄膜を陽極として、前記金属薄膜と前記陰極電極との間に直流電流を流す際に、前記金属薄膜と前記陰極電極との間の電圧が、特定の電圧値に到達するまでの間に、前記金属薄膜と前記陰極電極との間に流れる電流値を一定に維持する工程と、前記電圧が前記特定の電圧値に到達した後に、前記電圧値を一定速度で増加する工程とを有することを特徴とする陽極酸化方法である

【0019】

【作用】

(1) 酸化物中のAl不純物

本出願人は、陽極酸化工程において、従来の如く、定電流状態から定電圧状態に移行するのではなく、①電流値を増加する状態から、定電圧状態に移行する、②定電流状態から、電圧値を増加する状態に移行する、というものである。

【0020】ここで、①について電流の増加する状態として、図4(A)に示すように初期に電流密度 $0.01\sim 0.1\text{ mA/cm}^2$ の範囲とし、後半では電流密度を $0.2\sim 5\text{ mA/cm}^2$ の範囲とする2段階切替え方式と、図4(B)に示すように、電流の量を連続的に増加させる方法と、大きく分けて2通りある。

【0021】上記いずれの方法でも本出願人の研究によれば、電流量により陽極酸化膜の膜質を変化させる得ることがわかった。

【0022】図5に、電流密度が1分間に 5 mA/cm^2 ずつ増加するように制御し、1分後に電極間の電圧が 100 V に到達した時点で、定電圧モードに切替え、 100 V を30分保持して形成したアルミニウム陽極酸化

膜の組成をオージェ電子分光法（AES）により測定した結果を示す。また、図6には図5のグラフの縦軸を拡大したものを示す。

【0023】図6において、縦軸は物質の存在強度、横軸は深さ方向へのスパッタの時間軸を示す。陽極酸化液には3～10%の酒石酸をエチレングリコールに溶かしたものをNH₃水で中和したもの（PH≒7）を用いた。

【0024】図6の陽極酸化アルミニウムは、図3に示した従来の方法により形成された陽極酸化されたアルミニウムと比較して、陽極酸化アルミニウムとアルミニウムが混在している内側層の領域が大幅に少ないことがわかる。一方、陽極酸化アルミニウム中の炭素の量は、図1のものと比較して増加している。

【0025】また、電圧上昇速度を変えたときのAESによるアルミニウムの深さ分析の結果を図7に示す。図から分かるように、電圧上昇速度が大きいほど陽極酸化アルミニウムとアルミニウムが混在している領域の割合が小さくなることが分かる。

【0026】さらに、電圧上昇速度を変えたときの炭素の深さ分析の結果を図8に示す。図から分かるように電圧上昇速度が大きいほど炭素含有領域の占める割合が大きくなることが分かる。

【0027】このようにして、電流量を変化させることで、陽極酸化膜の膜質が大きく変化することがわかった。そこで、これらの性質を上手く組み合わせることで、より特性の良い陽極酸化膜を得ることができるという知見に基づき、本発明がなされた。

【0028】また、電流量は、従来は電流密度0.01～0.1mA/cm²、電圧上昇速度は0.2～3V/min程度で行なっていたのに対し、前述のように膜質を大きく変化させる場合、電流密度は0.2～5mA/cm²、電圧上昇速度は5～100V/min程度が良い。

【0029】（2）陽極酸化速度

このように、電流量が極めて多くなるため、この2つの方法を組み合わせることで、従来の陽極酸化法と比較して極めて高速に陽極酸化を行なうことができる。以下実施例において、本発明の陽極酸化方法について詳述する。

【0030】

【実施例】

【実施例1】本実施例においては、基板上に形成されたアルミニウム薄膜に対し、陽極酸化を行った例を示す。100cm×100cmの大きさのガラス基板上に6000Å厚にスパッタ法で形成されたアルミニウム薄膜を設けた。他にタンタル、チタン、シリコン等を用いることができる。

【0031】このガラス基板上的アルミニウム薄膜に対し、直流電源の陽極を電気的に接続し、他方直流電源の

陰極側は白金よりなる陰極電極を設け、前記ガラス基板及び陰極電極を陽極酸化液中に配置した。陽極酸化液は、3%酒石酸をエチレングリコールに溶かし、NH₃で中和したものをを用いた。また、陽極酸化液の温度は10℃であった。

【0032】次に、直流電源より、アルミニウム薄膜と陰極電極との間に電流を流して陽極酸化を行なった。

【0033】内側層の金属アルミニウム及び炭素の含有量は電極間の電圧上昇速度に依存する。特に、金属アルミニウムが検出される内側層の厚さは、酸化アルミニウム層中の40%以下となることが望ましい。この為には、V_{rate}は5～120V/min、特に10～80V/minとすることが望ましい。さらに、V_{rate}を複合変化にすると、10%以下にすることが可能となる。

【0034】本実施例においては、到達電圧を120Vとし、この電圧に到達するまでの間に、次のように電流値を変化させた。まず、電流密度を0.05mA/cm²として、この値を10分間保持した。この時の電圧上昇速度は1V/minであり、10分後には10Vに達した。この後、電流密度を0.5mA/cm²と増加させて、陽極酸化を行なった。この時の電圧上昇速度は10V/minであり、11分後には到達電圧である120Vに達した。この後、電圧120Vを維持しながら、15分間定電圧状態とした。このようにして、アルミニウム薄膜に対し、陽極酸化を行なうことができた。

【0035】形成された陽極酸化膜は、膜厚1600Å、耐圧100～105Vを有していた。また、陽極酸化膜の外層（表面側）においては炭素の含有率が1%以下であった。またオージェ電子分光法で観察すると、陽極酸化アルミニウムとアルミニウムとの混合状態を示す領域がやや見られた。

【0036】さらにその内側に存在する内側層においては、酸化アルミニウムとアルミニウムとの混合状態を示す領域はほとんど見られず、酸化アルミニウムと明確に区別できるアルミニウムが内側に存在した。

【0037】また、炭素は外層にてブロッキングされたため、表面よりやや存在強度は強いものの、外層を設けずに電圧上昇速度を単に大きくした場合すなわち図3に示す陽極酸化アルミニウムと比較して弱かった。

【0038】加えて、陽極酸化に要する時間は、従来であれば同じ膜厚を得るためには、120分必要であったところが、本発明により36分と大幅に短縮された。すなわち、本発明により陽極酸化工程を高速化できた。

【0039】本発明により、陽極酸化されたアルミニウム内の不純物成分の低減を図ることができた。加えて、陽極酸化に要する時間は、従来であれば同じ膜厚を得るためには、120分必要であったところが、本発明により36分と大幅に短縮された。すなわち、本発明により陽極酸化工程を高速化できた。

【0040】また、陽極酸化工程の高速化により、ステ

ップカバレージを改善することが出来た。

【0041】なお、高速に陽極酸化を行うと、通常の方法で行った場合に比べ上記に示したように、酸化物表面における炭素濃度が高くなる場合がある。酸化物表面中の炭素は化成溶液中の酒石酸イオンに起因するところが多く陽極酸化工程で炭素を取り込んでいると考えられる。そこで、炭素の取込みを低減させるためには、化成液の温度を高くして、分子運動を活発化し、酸化膜へ炭素が捕獲される確率を低下させることで、炭素取込みを低減させればよい。但し、極端に高温にすると、今度は酸化アルミニウム等の化成液中への溶出が生じやすく、この為、アルミニウム表面の荒れが発生する。従って、アルミニウム/酸化アルミニウム界面での反射率が低下する。このような場合、陽極酸化工程の後にレーザープロセスが存在する場合、アルミニウムがレーザー光を吸収しやすくなり、ピンホールが発生することが多かった。このため、陽極酸化液の温度は適切な温度に制御されることが望まれる。

【0042】本実施例の作製方法により、off電流の低い良好な特性のTFTを作製することができた。

【0043】また、本実施例の薄膜トランジスタを液晶材料の駆動素子として液晶パネルに使用することで、良好な表示特性を実現することができた。

【0044】〔実施例2〕 本発明によって、異種のTFTを有する集積回路を作成する例を図9及び図10に示す。図10の(A)、(B)、(C)は、図9の

(A)、(C)、(E)と、それぞれほぼ対応した、平面図を示す。また、図9は、図10中の一点鎖線で示された部分の断面である。まず、基板(コーニング7059、300mm×300mmもしくは100mm×100mm)101上に、厚さ1000~3000Åの酸化珪素膜102をスパッタ法によって堆積した。これは、プラズマCVD法によって形成してもよい。

【0045】その後、プラズマCVD法やLPCVD法によってアモルファス状のシリコン膜を300~1500Å、好ましくは500~1000Å堆積し、これをパターンニングして、島状シリコン領域103及び104を形成した。そして、厚さ200~1500Å、好ましくは500~1000Åの酸化珪素をスパッタ法もしくはプラズマCVD法によって形成した。この酸化珪素膜はゲイト絶縁膜としても機能するので、その作製には十分な注意が必要である。例えば、プラズマCVD法を用いる場合には、TEOSを原料とし、酸素とともに基板温度150~400℃、好ましくは200~250℃で、RF放電させて、原料ガスを分解・堆積した。TEOSと酸素の圧力比は1:1~1:3、また、圧力は0.05~0.5torr、RFパワーは100~250Wとした。あるいはTEOSを原料としてオゾンガスとともに減圧CVD法もしくは常圧CVD法によって、基板温度を150~400℃、好ましくは200~250℃と

して形成してもよい。

【0046】そして、KrFエキシマーレーザー(波長248nm、パルス幅20ns)を照射して、シリコン領域103のみを結晶化させた。レーザーのエネルギー密度は200~400mJ/cm²、好ましくは250~300mJ/cm²とし、また、レーザー照射の際には基板を300~500℃に加熱した。レーザーとしてはXeClエキシマーレーザー(波長308nm)、その他を用いてもよい。シリコン領域104はアモルファスのままであった。

【0047】その後、厚さ2000Å~5μm、例えば、6000Åのアルミニウム膜を電子ビーム蒸着法によって形成して、これをパターンニングし、ゲイト電極106、107、109および配線108を形成した。アルミニウムにはスカンジウム(Sc)を0.05~0.3重量%ドーピングしておく、加熱によるヒロックの発生が抑制された。この状態を図9(A)及び図10

(A)に示す。図10(A)から明らかなように、ゲイト電極109と配線108は電気的に接続されており、また、ゲイト電極106、107とゲイト電極109、配線108とは、電気的に独立している。以下、前者をA系列、後者をB系列と称する。次に基板を、1~3%の酒石酸のエチレングリコール溶液をNH₃で中和しpH≒7としたものに浸し、白金を陰極、このアルミニウムのゲイト電極を陽極として、陽極酸化をおこなった。この時の陽極酸化液の温度は10℃であった。

【0048】陽極酸化の際には、陽極の電源端子は独立して制御できるものを2種類用意し、A系列とB系列とは異なる端子に接続した。陽極酸化は、最初、A系列およびB系列の両方に、電流を印加し続け、第1の電圧、V₁まで電圧を上げ、その状態で1時間保持した。その後、A系列は電圧V₁を保ったまま、B系列には電流を印加し続け、第2の電圧V₂まで電圧を上昇した。このように2段階の陽極酸化をおこなったために、A系列とB系列とではゲイト電極の側面、および上面に形成される陽極酸化物の厚さが異なり、後者の方が厚くなる。V₁としては、50~150Vが好ましく、ここでは、100Vとした。V₂としては、100~250Vが好ましく、ここでは、200Vとした。本実施例では定電流状態では、電圧の上昇速度は20~50V/minが適当であった。当然ではあるが、V₁<V₂である。この結果、A系列であるゲイト電極106、107には厚さ約1200Åの陽極酸化物110、111が、また、ゲイト電極109と配線108には厚さ2400Åの陽極酸化物112、113がそれぞれ形成された。(図9(B))

【0049】その後、イオンドーピング法(プラズマドーピング法ともいう)によって、各TFTの島状シリコン膜中に、公知のCMOS技術、自己整合不純物注入技術を用いて、不純物イオン(燐、ホウ素)を注入した。

ドーピングガスとしてはフォスフィン (PH_3) 及びジボラン (B_2H_6) を用いた。ドーズ量は、 $2\sim 8\times 10^{15}\text{cm}^{-2}$ とした。この結果、N型不純物 (燐) 領域 114、116 及び P 型不純物 (ホウ素) 領域 115 が形成された。それは、図面で NTFT 126、128、PTFT 127 を形成するためである。

【0050】さらに、KrF エキシマーレーザー (波長 248nm 、パルス幅 20ns) を照射して、上記不純物領域の導入によって結晶性の劣化した部分の結晶性を改善させた。レーザーのエネルギー密度は $150\sim 400\text{mJ}/\text{cm}^2$ 、好ましくは $200\sim 250\text{mJ}/\text{cm}^2$ であった。こうして、N 型不純物領域 114、116 および P 型の不純物領域 115 が活性化された。これらの領域のシート抵抗は $200\sim 800\Omega/\square$ であった。本工程は RTA (ラピッド・サーマル・アニール) によっておこなってもよい。(図 9 (C)、図 10 (B))

【0051】以上の工程によって、それぞれの TFT のオフセット領域 (高抵抗領域) の幅が決定された。すなわち、図 9 の左側の 2 つの TFT では、陽極酸化物 110、111 の厚さが約 1200\AA なので、オフセット幅 x_1 、 x_3 はイオンドーピングの際の回りこみを考慮して約 1000\AA であり、右側の TFT では、陽極酸化物 113 の厚さが約 2400\AA なので、オフセット幅 x_2 は約 2000\AA であった。(図 9 (D) 参照)

高周波動作の TFT 126、127 のオフセット幅 x_1 、 x_3 は、低オフ電流の要求される NTFT 128 のオフセット幅 x_2 よりも小さいことが必要である。しかし、また、NTFT はドレインの逆バイアスでのホットキャリアによる劣化が多発しやすいため、PTFT よりもオフセット幅を大とすることが好ましい。すなわち、 $x_3 > x_1$ である。また、オフ電流が少なく、かつ、高いドレイン電流が印加される NTFT 128 は大きなオフセット幅を有するため $x_2 > x_3$ である。

【0052】その後、ゲイト電極および配線 (図 10 (C) の 130) を分断して、回路に必要な長さにした。そして、全面に層間絶縁物 117 として、TEOS を原料として、これと酸素とのプラズマ CVD 法、もしくはオゾンとの減圧 CVD 法あるいは常圧 CVD 法によって酸化珪素膜を厚さ $3000\sim 10000\text{\AA}$ 、例えば、 6000\AA 形成した。この際にフッ素を六フッ化二炭素 (C_2F_6) を用いて反応させて酸化珪素中に添加するとステップカバレッジが改善できる。基板温度は $150\sim 400^\circ\text{C}$ 、好ましくは $200^\circ\text{C}\sim 300^\circ\text{C}$ とした。さらに、スパッタ法によって ITO 被膜を堆積し、これをパターンニングして画素電極 118 とした。そして、前記層間絶縁物 117 および配線 108 の陽極酸化物 112 をエッチングして、コンタクトホール 119 を形成した。(図 10 (D))

【0053】その後、層間絶縁物とゲイト絶縁膜 105

をエッチングし、TFT のソース/ドレインにコンタクトホールを形成した。図 1 には示されていないが、このコンタクトホール形成の際に、同時に、陽極酸化物 110、111 をもエッチングして、ゲイト電極 106、107 へもコンタクトホールが形成されている。(図 10 (C) 参照)

そして、窒化チタンとアルミニウムの多層膜の配線 120 \sim 125 を形成した。配線 124 は画素電極 118 に接続させた。また、ゲイト電極 106、107 には先に形成されたコンタクトホールを介して、配線 125 が接続した。最後に、水素中で $200\sim 300^\circ\text{C}$ で 0.1 \sim 2 時間アニールして、シリコンの水素化を完了した。このようにして、集積回路が完成した。(図 9 (E)、図 10 (C))

【0054】本実施例では、厚い陽極酸化物 113 をエッチングしてコンタクトホールを形成する工程と、その他のコンタクトホールを形成する工程を別々におこなった。もちろん、同時ににおこなってもよいのであるが、本実施例において、量産性を犠牲にして、あえてこのようにしたのは、前者の厚さが、後者よりも陽極酸化物の厚さの差、 1200\AA だけ厚く、かつ、本実施例で得られたバリア型陽極酸化物のエッチングレートが、酸化珪素等に比較して極めて小さいからであり、この両者を同時にエッチングすると、エッチングされやすい酸化珪素膜で覆われたソース、ドレインへのコンタクトホールが大幅にエッチングされ、ソース、ドレインにまで孔があいてしまうからである。

【0055】このようにして、異種の TFT が同一基板上に形成された。すなわち、図 9 及び図 10 の左側の 2 つの TFT 126、127 は活性層が結晶性シリコンで高抵抗領域 (オフセット領域) の幅の小さい TFT で高速動作に適しており、右側の TFT 129 は活性層がアモルファスシリコンで高抵抗領域 (オフセット領域) の幅の大きな TFT で低リーク電流を特徴としている。TFT 128 の活性層は TFT 127、128 よりも結晶化の程度の低い結晶性シリコンでも同じ効果が得られる。同じプロセスを用いてモノリシック型アクティブマトリクスを作製する場合には、前者をドライバー回路に、後者をアクティブマトリクス回路に用いればよいことはいふまでもない。

【0056】ホットキャリアによる劣化は NTFT によく見られるが、チャネル幅の大きなドライバー TFT (このオフセット幅を x_4 とする) では、あまり観察されない。また、高周波動作を要求されるデコーダー回路、特にシフトレジスタ、CPU、メモリー、その他の補正回路の NTFT (そのオフセット幅を x_3 とする) は、チャネル幅が小さく、かつ、チャネル超も小さくする必要があるので、アクティブマトリクス回路中の TFT 128 (そのオフセット幅を x_2 とする) よりもドレイン電圧が低いために劣化が少ない。このため、 $x_4 <$

$x_3 < x_2$ であることが求められる。そして、PTFTのオフセット幅 x_1 はドライバーTFTでもその外の補助回路でも劣化がほとんどないため、 $x_1 \leq x_2$ であることが許される。

【0057】本実施例の作製方法により、off電流の低い良好な特性のTFTを作製することができた。

【0058】また、本実施例の薄膜トランジスタを液晶材料の駆動素子として液晶パネルに使用することで、良好な表示特性を実現することができた。

【0059】〔実施例3〕本実施例では、逆スタガ型の絶縁ゲイト型の薄膜トランジスタ(TFT)に対し、本発明を実施した例を示す。図11に、本実施例で作製するガラス基板上的絶縁ゲイト型薄膜トランジスタの作製工程を示す。まず、基板(コーニング7059、300mm×400mmもしくは100mm×100mm)701上に下地膜702として厚さ1000~3000Å、例えば2000Åの窒化珪素膜をスパッタ法により形成した。窒化珪素膜の代わりに酸化珪素膜を同程度の厚さに設けてもよい。この場合、酸化珪素膜の形成方法としては、酸素雰囲気中でのスパッタ法を使用する。しかしより量産性を高めるためには、TEOSをプラズマCVD法で分解・堆積した膜を用いてもよい。

【0060】次に、厚さ1000Å~2μm、例えば、2800Åのアルミニウム膜(1wt%のSi、もしくは0.1~0.3wt%のScを含む)を電子ビーム蒸着法もしくはスパッタ法で形成した。形成したアルミニウム膜に対し、リン酸、硝酸、酢酸の混合溶液を用いたウェットプロセスによるフォトエッチングにより、断面をテーパー状にしてパターンニングし、ゲイト電極部703を形成した。(図11(A))

【0061】次にこのゲイト電極部703に対し、陽極酸化を施した。本実施例では3%の酒石酸を溶かしたエチレングリコール液をアンモニアで中和したPH≒7の陽極酸化液を用いた。陽極酸化の際には電流量を電流密度で0.05~5mA/cm²の範囲で1秒間に0.0165mA/cm²の割合で連続的に増加させ、それに伴い電圧上昇速度を1V/minから100V/minに変化し、1分後に100Vに到達した時点でその電圧を30分保持した。形成された陽極酸化アルミニウム705の厚さは約1400Åであった。

【0062】以上の工程により、アルミニウムよりなるゲイト電極704と、陽極酸化アルミニウムよりなるゲイト絶縁膜705を形成することができた。(図9(B))

【0063】この後、大気中200~300℃例えば200℃で数~数十分加熱すると、陽極酸化アルミニウムのリーク電流が一桁以上減少し、好ましかった。

【0064】次にシランとアンモニアを1:3~1:8ここでは1:5の割合で用いてプラズマCVD法により、2層目のゲイト絶縁膜706として窒化珪素膜を1

000~3000Å、例えば2000Å形成した。窒化珪素膜の代わりに酸化珪素膜を同程度の厚さに設けてもよい。酸化珪素膜の形成方法としては、酸素雰囲気中でのスパッタ法またプラズマCVD法を使用する。プラズマCVD法を用いる場合には、TEOSを原料とし、酸素とともに基板温度150~400℃、好ましくは200~250℃で、RF放電させて、原料ガスを分解・堆積した。TEOSと酸素の圧力比は、1:1~1:10また、圧力は0.05~0.5torr、RFパワーは100~250Wとした。あるいはTEOSを原料としてオゾンガスとともに、減圧CVD法もしくは常圧CVD法によって、基板温度を150~400℃、好ましくは200~250℃として形成してもよい。このゲイト絶縁膜706は設けなくてもよいが、設けた場合、電極間短絡の減少、および薄膜トランジスタの相互コンダクタンスの改善等を図ることができる。

【0065】ゲイト絶縁膜706上に、チャネル形成領域を構成するI型のアモルファスシリコン膜707を200~2000Å、例えば1000Å形成した。さらにその上に、500~3000Å、ここでは1000Åの窒化珪素膜を形成した。形成した窒化珪素膜に対して純水にて1/10~1/50に希釈したフッ酸にてエッチングを行ない、保護膜708を形成した。さらにその上に、リンを含んだn⁺アモルファスシリコン膜709をプラズマCVD法により200~1000Å、ここでは300Å厚に形成した。(図11(C))

【0066】次に、I型のアモルファスシリコン膜707とn⁺アモルファスシリコン膜709に対しドライエッチングを行ない、パターンニングした。その上に、アルミニウム膜を電子ビーム蒸着法またはスパッタ法にて1000~2μmここでは3000Å厚に形成した。そして、このアルミニウム膜およびその下のn⁺アモルファスシリコン膜をドライエッチングによりエッチング、パターンニングし、ソース電極710、ドレイン電極711を形成し、かつその下の、n⁺アモルファスシリコン膜をソース領域とドレイン領域に分割し、薄膜トランジスタが完成した。(図11(D))

【0067】本実施例の作製方法により、off電流の低い良好な特性のTFTを作製することができた。

【0068】また、本実施例の薄膜トランジスタを液晶材料の駆動素子として液晶パネルに使用することで、良好な表示特性を実現することができた。

【0069】

【発明の効果】本発明により、陽極酸化されたアルミニウム内の不純物成分の低減を図ることができた。

【0070】このため、特に絶縁ゲイト型薄膜トランジスタのゲート電極の陽極酸化膜に対し、本発明方法を用いた場合、寄生容量の発生が低減でき、off電流の低減、特性シフトを除去することが出来た。

【0071】また、本発明方法を、タンタル陽極酸化に

よるMIM（金属—絶縁体—金属）ダイオードに用いた場合、ダイナミックレンジが向上し、周波数特性も向上させることができた。

【0072】さらに、従来極めて長時間を要していた陽極酸化時間が、本発明により短時間化を図ることができ、これにより量産性が向上した。

【0073】本明細書においては、主にアルミニウム（Al）と陽極酸化して得られた酸化アルミニウム（ Al_2O_3 ）について示したが、本発明はこれに限定されるものではなく、例えば、タンタル（Ta）と酸化タンタル（ Ta_2O_5 ）、チタン（Ti）と酸化チタン（ TiO_2 ）、珪素（Si）と酸化珪素（ SiO_2 ）、またはこれらの多層膜に対しても有効である。

【図面の簡単な説明】

【図1】 従来の陽極酸化法における電流・電圧の関係を示す。

【図2】 従来の方法により陽極酸化されたアルミニウム配線の組成をオージェ電子分光法（AES）により測定した結果を示す。

【図3】 従来の方法により陽極酸化されたアルミニウム配線の組成をオージェ電子分光法（AES）により測定した結果（拡大図）を示す。

【図4】 本発明の陽極酸化法における電流・電圧の関係を示す。

【図5】 電流量を増加して陽極酸化されたアルミニウム配線の組成をオージェ電子分光法（AES）により測定した結果を示す。

【図6】 電流量を増加して陽極酸化されたアルミニウム配線の組成をオージェ電子分光法（AES）により測定した結果（拡大図）を示す。

【図7】 電圧上昇速度を変えたときのAESによるAlの深さ分析。

【図8】 電圧上昇速度を変えたときのAESによる炭素の深さ分析。

【図9】 実施例2におけるTF T回路の作製方法を示す（断面図）。

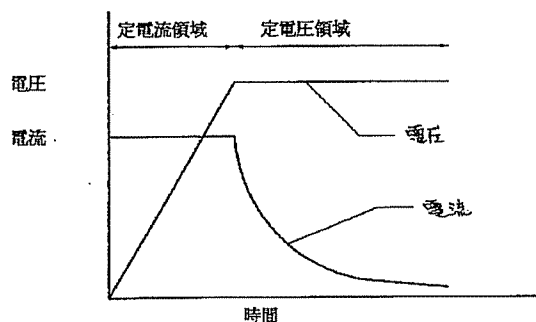
【図10】 実施例2におけるTF T回路の作製方法を示す（上面図）。

【図11】 実施例3におけるTF T回路の作製方法を示す。

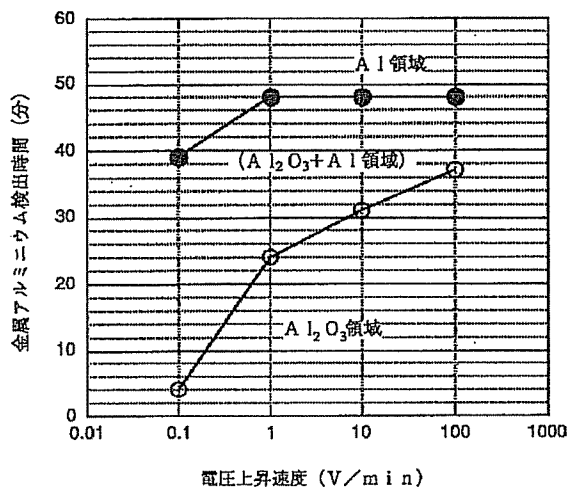
【符号の説明】

101	基板
102	下地絶縁膜
103、104	島状半導体領域（シリコン）
105	ゲイト絶縁膜（酸化珪素）
106～109	ゲイト電極・配線（アルミニウム）
110～113	陽極酸化物（酸化アルミニウム）
114、116	N型不純物領域
115	P型不純物領域
117	層間絶縁膜（酸化珪素）
118	画素電極（ITO）
119	コンタクトホール
120～125	金属配線（窒化チタン／アルミニウム）
126～128	薄膜トランジスタ
701	基板
702	下地膜
703	ゲイト電極部
704	ゲイト電極（アルミニウム）
705	ゲイト絶縁膜（陽極酸化物）
706	2層目ゲイト絶縁膜
707	I型アモルファスシリコン膜
708	保護膜
709	n^+ アモルファスシリコン膜

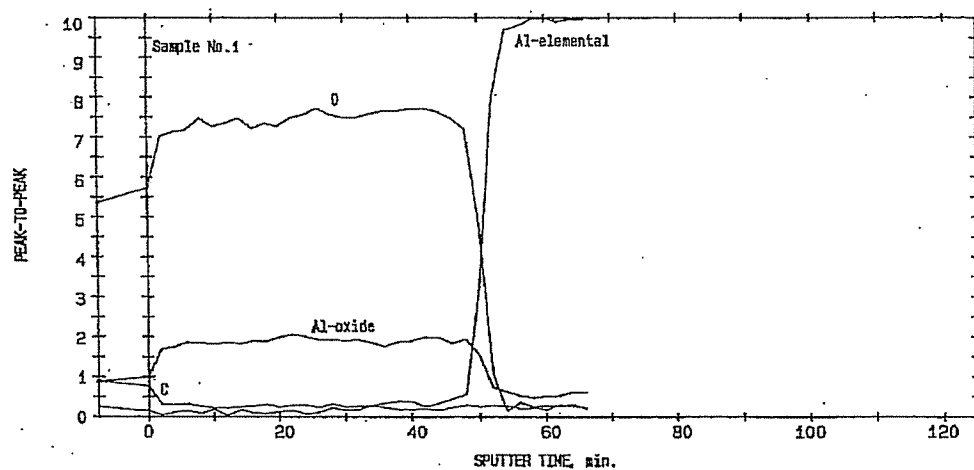
【図1】



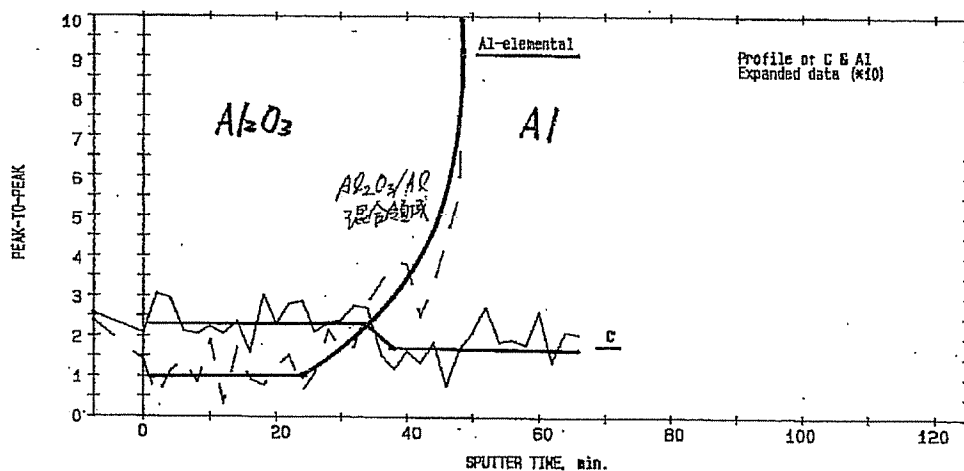
【図7】



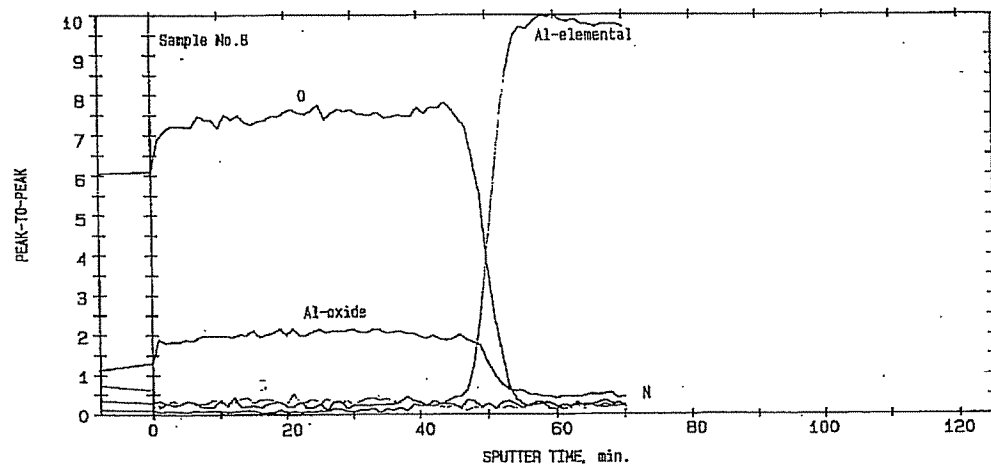
【図 2】



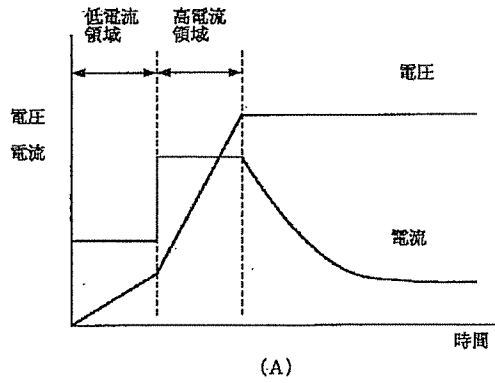
【図 3】



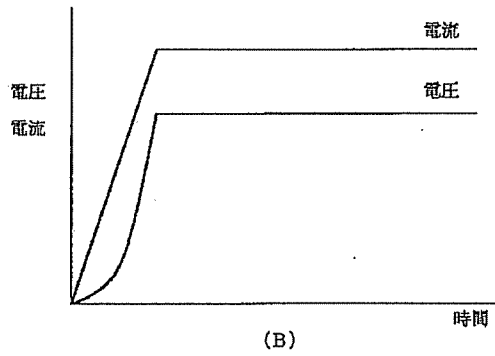
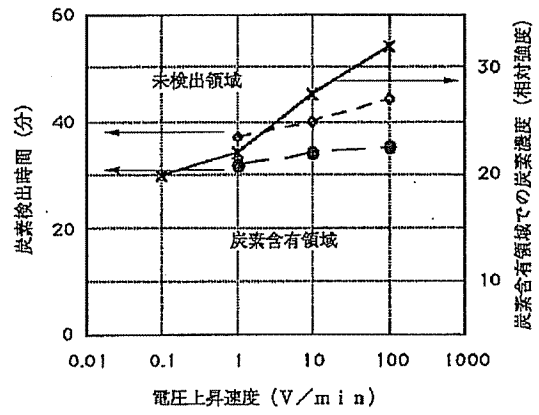
【図 5】



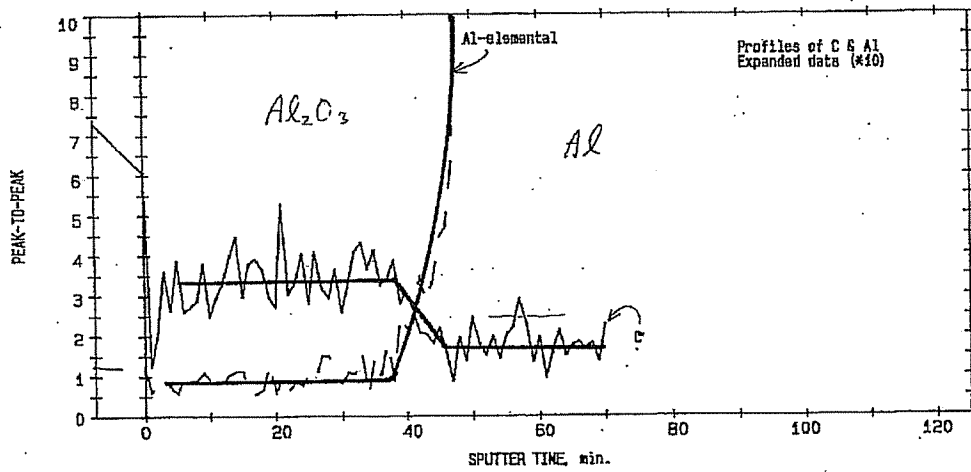
【図4】



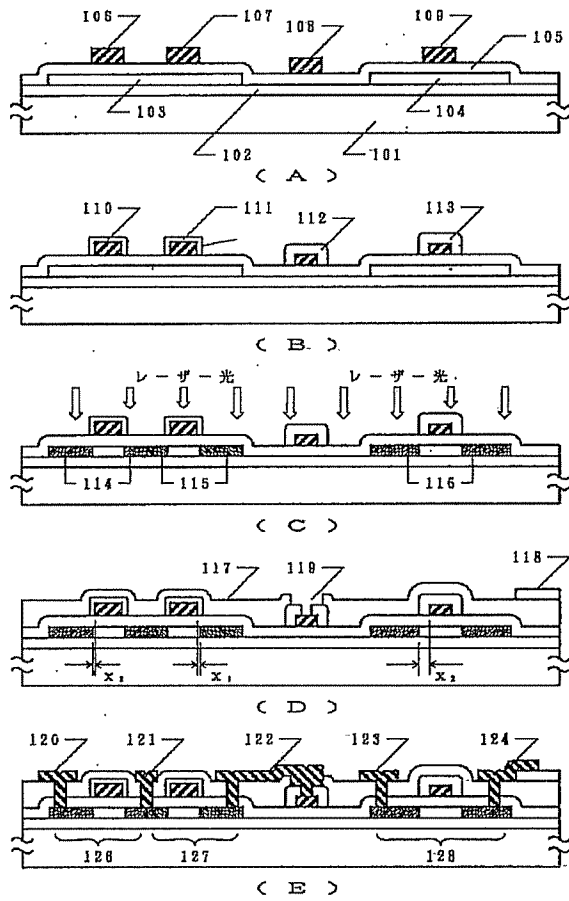
【図8】



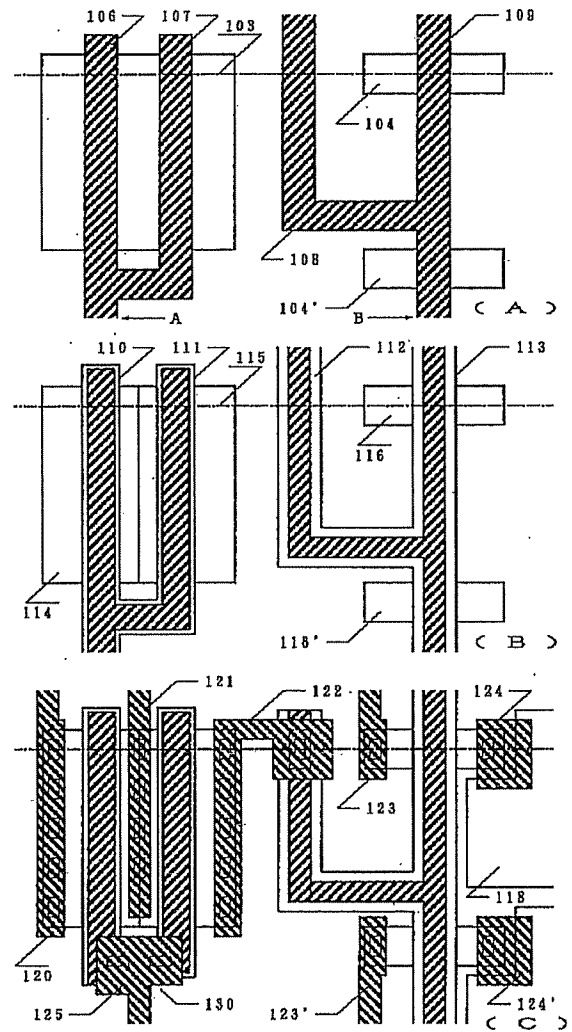
【図6】



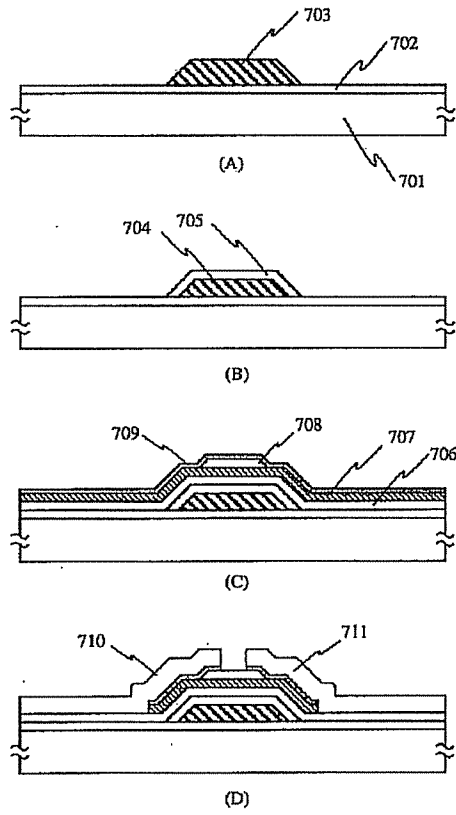
【図9】



【図10】



【図 1 1】



フロントページの続き

(51) Int. Cl.⁶

H 0 1 L 21/768
29/786

識別記号

庁内整理番号

F I

技術表示箇所

9056-4M

H 0 1 L 21/90
29/78

K
3 1 1 G